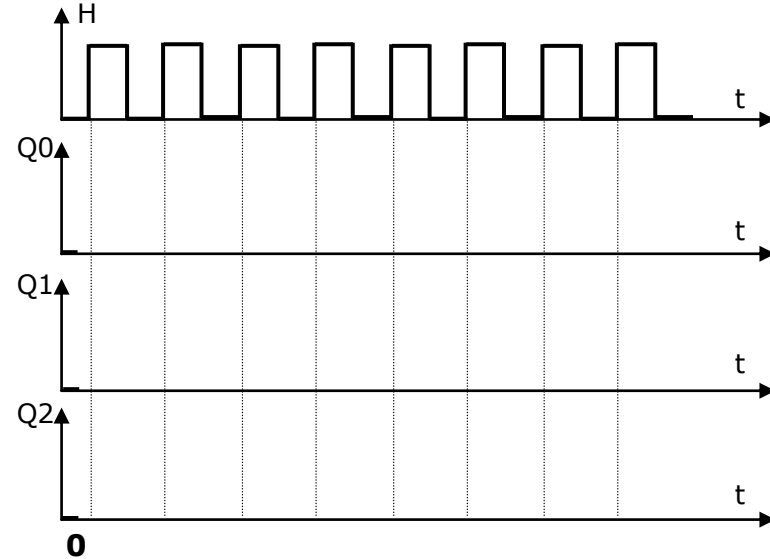
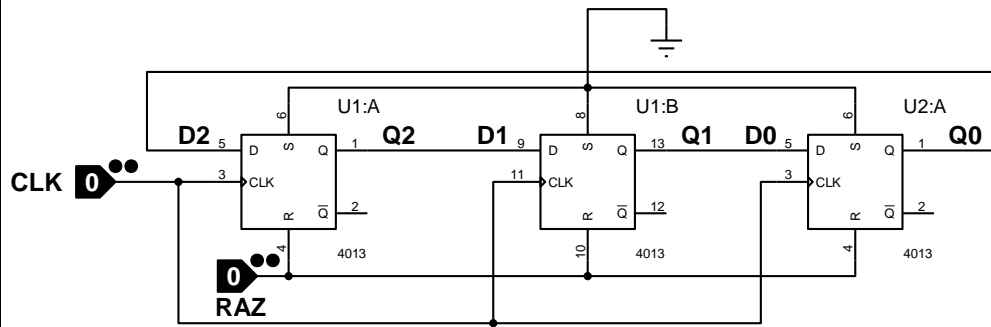


**EXERCICE N°1 :**

On donne le registre à décalage de la figure ci-dessous constitué de bascules « D ».

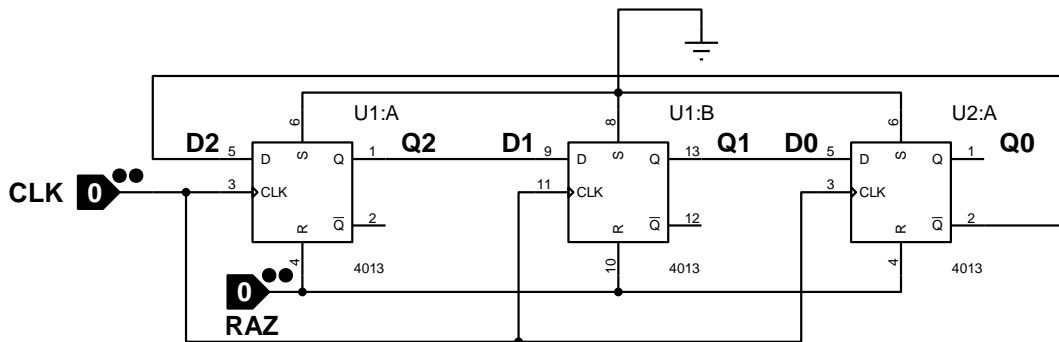
- 1) On suppose qu'initialement les bascules sont à zéro. Que se passe-t-il lorsqu'on applique des impulsions d'horloge sur l'entrée Clk ?
- 2) On initialise Q0 à « 1 ». Quel est l'état du registre après deux impulsions ?



**EXERCICE N°2 :**

On donne le circuit de la figure ci-dessous, représentant trois bascules interconnectées entres-elles.

- 1) On suppose qu'initialement  $Q_2 = Q_1 = Q_0 = 0$ . Représentez les chronogrammes de  $Q_2$ ,  $Q_1$  et  $Q_0$
- 2) Quels sont les équivalents décimaux des nombres binaires ( $Q_2 Q_1 Q_0$ ) obtenus?

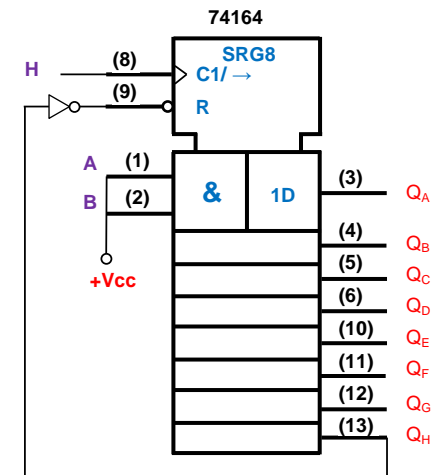


**EXERCICE N°3 :**

En se référant au dossier technique du circuit intégré 74164 et en supposant que le contenu du registre est 00000000.

Déterminer la suite des états correspondant à la séquence des impulsions d'horloge

Impulsion d'horloge	Q <sub>A</sub>	Q <sub>B</sub>	Q <sub>C</sub>	Q <sub>D</sub>	Q <sub>E</sub>	Q <sub>F</sub>	Q <sub>G</sub>	Q <sub>H</sub>
0	0	0	0	0	0	0	0	0
1								
2								
3								
4								
5								
6								
7								
8								

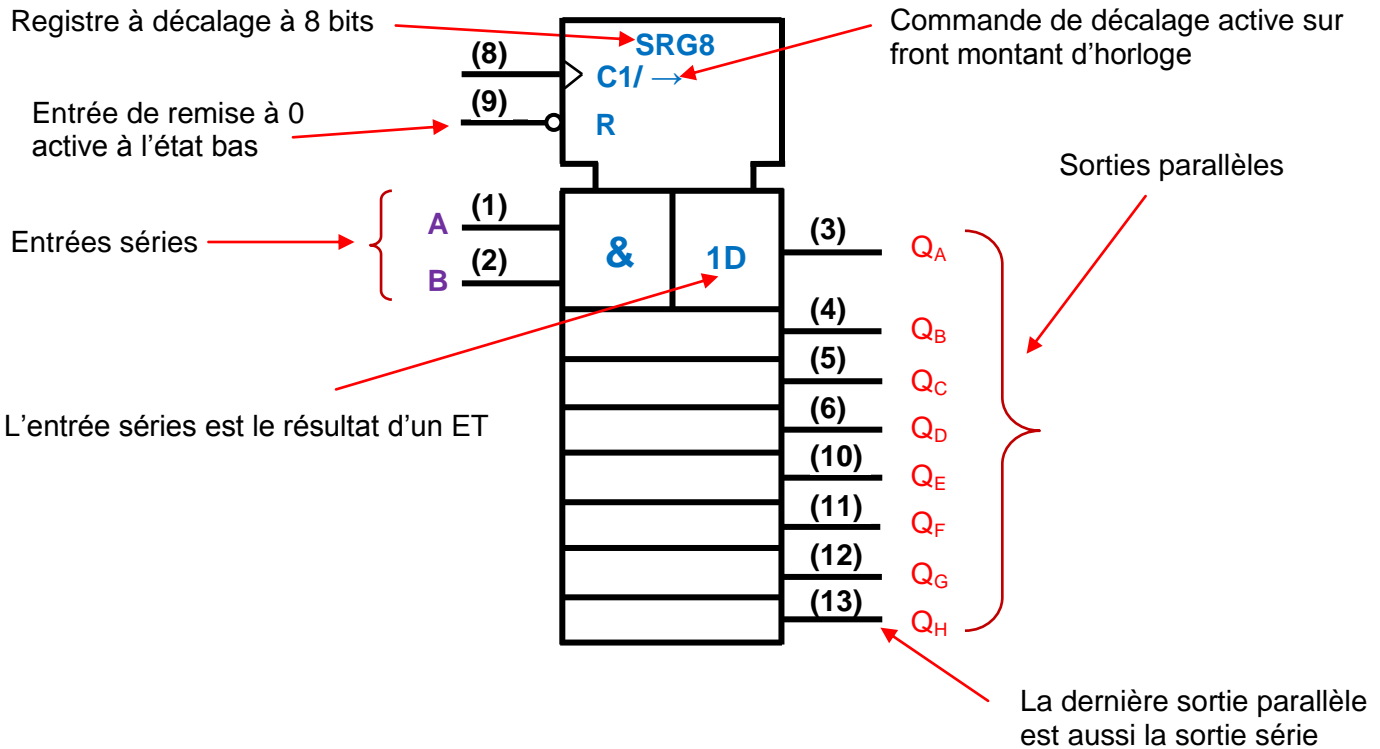


## Dossier technique

### Le C.I 74164 : registre à décalage (série parallèle).

Il est utilisé pour traiter des informations dans un format d'un octet (8 bits)

#### Registre à décalage 74164



#### PIN DESCRIPTION

PIN No	SYMBOL	NAME AND FUNCTION
1, 2	A, B	Data Inputs
3, 4, 5, 6, 10, 11, 12, 13	QA to QH	Outputs
8	CLOCK	Clock Input (LOW to HIGH, Edge-triggered)
9	$\overline{\text{CLEAR}}$	Master Reset Input
7	GND	Ground (0V)
14	V <sub>CC</sub>	Positive Supply Voltage

#### Table de vérité

INPUTS				OUTPUTS			
$\overline{\text{CLEAR}}$	CLOCK	SERIAL IN		QA	QB	.....	QH
		A	B				
L	X	X	X	L	L	.....	L
H		X	X	NO CHANGE			
H		L	X	L	QAn	.....	QGn
H		X	L	L	QAn	.....	QGn
H		H	H	H	QAn	.....	QGn